

Abtastsysteme im Zustandsraum II

Prof. Dr. François E. Cellier
Institut für Computational Science
ETH Zürich

May 18, 2006

Darstellung mit Blockdiagrammen

Der Abtastregelkreis

Darstellung mit Blockdiagrammen

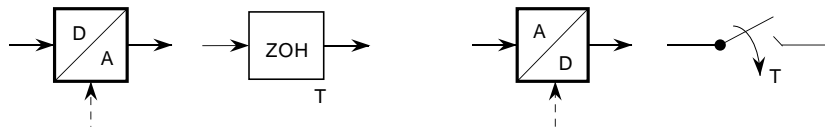


Figure: Komponenten und ideale Elemente

Der Abtastregelkreis

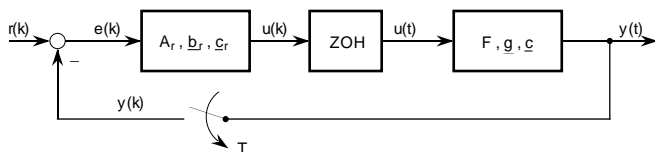


Figure: Blockdiagramm eines Abtastregelkreises

Loop

Warten auf Clock

A/D Wandler starten und einlesen

Algorithmus I (zeitkritisch) berechnen

Steuersignal über D/A Wandler ausgeben

Algorithmus II (nicht zeitkritisch) berechnen

End - Loop

Der Abtastregelkreis II

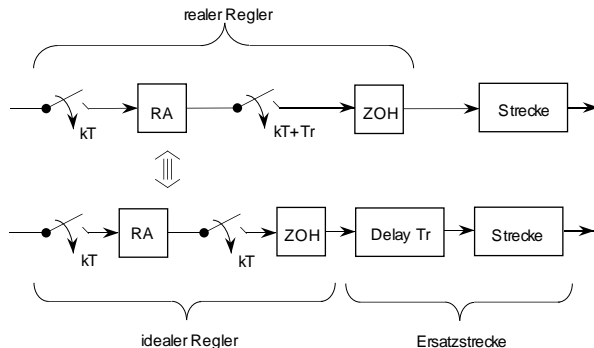


Figure: Berücksichtigung der Rechengeschwindigkeit